



**Europäisches
Patentamt**

**European
Patent Office**

**Office européen
des brevets**

Bescheinigung

Certificate

Attestation

Die angehefteten Unterlagen stimmen mit der ursprünglich eingereichten Fassung der auf dem nächsten Blatt bezeichneten europäischen Patentanmeldung überein.

The attached documents are exact copies of the European patent application described on the following page, as originally filed.

Les documents fixés à cette attestation sont conformes à la version initialement déposée de la demande de brevet européen spécifiée à la page suivante.

Patentanmeldung Nr. Patent application No. Demande de brevet n°

02425695.0

Der Präsident des Europäischen Patentamts;
Im Auftrag

For the President of the European Patent Office

Le Président de l'Office européen des brevets
p.o.

R C van Dijk



Anmeldung Nr:
Application no.: 02425695.0
Demande no:

Anmeldetag:
Date of filing: 14.11.02
Date de dépôt:

Anmelder/Applicant(s)/Demandeur(s):

STMicroelectronics S.r.l.
Via C. Olivetti, 2
20041 Agrate Brianza (Milano)
ITALIE

Bezeichnung der Erfindung/Title of the invention/Titre de l'invention:
(Falls die Bezeichnung der Erfindung nicht angegeben ist, siehe Beschreibung.
If no title is shown please refer to the description.
Si aucun titre n'est indiqué se référer à la description.)

Insulated gate planar integrated power device with co-integrated schottky diode
and process

In Anspruch genommene Priorität(en) / Priority(ies) claimed /Priorité(s)
revendiquée(s)
Staat/Tag/Aktenzeichen/State/Date/File no./Pays/Date/Numéro de dépôt:

Internationale Patentklassifikation/International Patent Classification/
Classification internationale des brevets:

H01L/

Am Anmeldetag benannte Vertragstaaten/Contracting states designated at date of
filing/Etats contractants désignées lors du dépôt:

AT BE BG CH CY CZ DE DK EE ES FI FR GB GR IE IT LI LU MC NL PT SE SK TR

Italian Text Pursuant to Art. 14.2

DISPOSITIVO PLANARE DI POTENZA A GATE ISOLATA CON DIODO SCHOTTKY COINTEGRATO E PROCEDIMENTO DI FABBRICAZIONE

CAMPO DELL'INVENZIONE

- 5 L'invenzione concerne i dispositivi di potenza a gate isolata integrati in tecnologia planare ed in particolare dispositivi ai quali è associato un diodo di potenza integrato sullo stesso chip.

BACKGROUND DELL'INVENZIONE

- 10 I dispositivi a gate isolata, come i MOSFET in particolare, sono usati in numerose applicazioni come rettificatori sincroni. Il dispositivo a gate isolata lavora in questo caso, come un diodo: viene acceso quando il diodo equivalente deve condurre e viene spento quando il diodo cessa di condurre.

- 15 Ciò avviene per esempio in tutte le configurazioni a ponte per applicazioni DC-DC converter. In questo caso il diodo bipolare intrinseco (body - drain) viene fatto commutare, ma tale diodo non è particolarmente efficiente:

- commuta lentamente;
- ha una alta tensione di conduzione;
- può produrre EMI nella *board*

e ciò limita l'efficienza dell'intero sistema.

- 20 Allo scopo di ridurre il tempo di commutazione del diodo (t_{rr}) sono in genere utilizzate tecniche di controllo del tempo di vita dei portatori minoritari. L'introduzione nel semiconduttore di substrato del dispositivo di Au, Pt, o altri elementi tramite impiantazione ionica, o l'irraggiamento con elettroni, producono un drastico abbassamento del tempo di vita (da decine di microsecondi a decine di
- 25 nanosecondi) con conseguente riduzione del t_{rr} del diodo interno. In ogni caso la

riduzione del trr è accompagnata da un aumento della tensione di conduzione (V_f) e della resistenza di uscita (R_{on}) del dispositivo a gate isolata che pone dei limiti all'utilizzo di tali tecniche.

Inoltre queste tecniche accentuano o non risolvono i problemi legati ad un recupero troppo veloce del diodo e quindi alla emissione di disturbi elettromagnetici (EMI) sulla scheda. Per migliorare la *softness* sono quindi necessarie tecniche alternative più complesse.

Una approccio seguito è quello di utilizzare, in parallelo al diodo a giunzione pn interno della struttura integrata del dispositivo a gate isolata (ad esempio un transistor MOS di potenza o PMOS), un diodo Schottky di eguale tensione e di area adeguata.

Il diodo Schottky è caratterizzato (in virtù dell'assenza di portatori minoritari) da un recupero veloce e, a causa delle differenti altezze di barriera, presenta valori di tensione in conduzione più bassi. Infatti per tensioni inferiori a circa 0.9V il diodo Schottky conduce una corrente maggiore rispetto ad un diodo a giunzione pn; per valori superiori si osserva che le caratteristiche divengono simili e il diodo pn presenta valori di corrente più elevati (in virtù di una modulazione della propria conducibilità).

Quindi il parallelo di un diodo a giunzione e un diodo Schottky produce un dispositivo *equivalente* con le seguenti caratteristiche:

- ridotta V_f alle basse correnti ($<0.8V$)

- minore carica accumulata e quindi riduzione del tempo di commutazione.

DISCUSSIONE DELLE TECNICHE NOTE

In Figura 1 è rappresentato il vantaggio di un diodo combinato MPS (Merged PN Schottky) rispetto a un normale diodo a giunzione. È infatti mostrata la curva di trade off sperimentale tra la V_f e il picco di corrente inversa durante la commutazione in un diodo MPS al variare dell'area riservata allo Schottky e in un

diodo pn in cui il controllo del tempo di vita è stato ottenuto mediante irraggiamento di elettroni ad alta energia (3MeV) e a dosi comprese fra 0 e 32 MRad.

Attualmente vengono usate diverse configurazioni di diodo Schottky in parallelo al diodo intrinseco della struttura del PMOS, per dispositivi planari per impieghi nel range della bassa tensione (30 – 150V): dalla più semplice che utilizza un singolo package ma dispositivi separati (soluzione a discreti) schematizzata in Figura 2, a quelle più complesse che integrano il diodo Schottky nella struttura del PMOS.

Tra le soluzioni “integrate” una soluzione, schematizzata in Figura 3, è quella di dedicare un’area separata (ma sullo stesso chip) per il diodo Schottky, ma questa soluzione presenta dei limiti come sarà osservato in seguito.

Un’altra soluzione, più efficiente schematizzata in Figura 4, è quella di “distribuire” uniformemente su tutta l’area attiva del PMOS il diodo Schottky, integrandolo nella cella elementare del MOS. È stato dimostrato infatti che utilizzando una distribuzione uniforme di diodi Schottky è possibile migliorare le prestazioni dinamiche (*trr* e *softness*) utilizzando una minore area dedicata per il diodo.

Una soluzione di questo tipo, per dispositivi di bassa tensione, è quella proposta nel brevetto US Patent. No. 5,886,383.S

Secondo la tecnica descritta nel brevetto, il diodo Schottky è realizzato all’interno della cella elementare del MOSFET mediante una fotolitografia dedicata che realizza uno diodo Schottky nell’area di apertura del polisilicio, cioè nell’area destinata alla costituzione della struttura integrata di una cella elementare del dispositivo di potenza a gate isolata e sopra la quale viene stabilito il relativo contatto di source.

In generale i diodi Schottky vengono realizzati contattando con uno strato metallico il semiconduttore monocristallino di substrato il cui livello di drogaggio

è funzione della classe di tensione. Per migliorare le caratteristiche elettriche in interdizione (tensione di breakdown e leakage) è noto formare attorno alla la regione di contatto Schottky nel semiconduttore uno schieramento più o meno fitto di sacche con conduttività di tipo opposto a quella del substrato (Lateral Merged PiN Schottky). La distanza tra le sacche è scelta in modo che in condizione di polarizzazione inversa il campo elettrico venga parzialmente schermato dalle zone svuotate formatesi attorno alle sacche.

In sintesi quindi per cointegrare diodi Schottky all'interno della struttura cellulare di un MOS di potenza esistono due diverse approcci:

- 1) diodo Schottky in aree dedicate all'interno del MOS di potenza. In questo caso vengono definite delle aree più o meno distribuite all'interno della struttura del MOS in cui viene realizzato un contatto Schottky sfruttando gli stessi step di processo utilizzati per costruire il MOS. Come già detto, per mantenere la corrente di leakage a valori accettabili, il diodo Schottky sarà circondato da sacche con conduttività di tipo opposto a quella del cristallo semiconduttore di substrato atte a schermare il campo elettrico che si crea in condizioni di polarizzazione inversa. Le sacche possono essere realizzate con gli stessi impianti con cui viene realizzato il body del MOS o con impianti dedicati.
- 2) diodo Schottky integrato all'interno delle singole celle elementari che compongono il MOS di potenza. Questo metodo pur essendo più efficiente è poco utilizzato poiché impone vincoli di layout dei dispositivi limitando la possibilità di aumentare la densità di impacchettamento. Le tecniche conosciute, come ad esempio la tecnica descritta nel sopra menzionato brevetto US Patent No. 5,886,383, richiedono infatti la realizzazione di un'isola di ossido (51 di figura 4) o di fotoresist all'interno delle aperture prodotte attraverso strato di polisilicio (poly). Ciò pone limiti alla riduzione della larghezza dell'apertura e rappresenta quindi un ostacolo all'aumento della densità di impacchettamento delle celle elementari che compongono la struttura del dispositivo di potenza. Le sacche di contenimento del diodo

Schottky, necessarie per garantire accettabili caratteristiche elettriche in polarizzazione inversa, devono necessariamente essere realizzate con gli stessi impianti che formano il body del MOS.

SCOPI E SOMMARIO DELL'INVENZIONE

5 C'è l'esigenza di integrare un diodo Schottky all'interno di ogni singola cella elementare di una struttura integrata di dispositivo di potenza a gate isolata senza con ciò impedire la riduzione delle dimensioni della stessa cella elementare in base alle capacità di risoluzione delle attrezzature di fotoesposizione e di controllo della localizzazione dei droganti impiantati nel cristallo semiconduttore di
10 substrato della tecnologia di fabbricazione usata.

Un'ulteriore e più generale esigenza è quella di limitare il numero di fotolitografie da eseguirsi nella sequenza di processo di fabbricazione di un dispositivo di potenza a gate isolata con struttura cointegrata di diodo Schottky.

I sopracitata obiettivi ed altri importanti vantaggi sono conseguiti con il processo
15 di fabbricazione e la struttura integrata della presente invenzione.

Secondo la presente invenzione, l'operazione di definizione fotolitografica dedicata a definire l'area di contatto Schottky all'interno dell'apertura di una singola cella elementare della struttura integrata del dispositivo di potenza a gate isolata è eliminata effettuando:

- 20 1) un'impiantazione ionica dei droganti per realizzare una regione diffusa di body con angoli di inclinazione e di rotazione appropriati;
- 2) la successiva impiantazione ionica dei droganti per realizzare una diffusione di source sull'intera area di apertura del polisilicio;
- 3) e uno *spacer* lungo le pareti laterali dell'apertura così da definire l'area di
25 attacco anisotropico di scavo del cristallo semiconduttore.

In pratica l'invenzione fornisce un metodo per integrare un contatto Schottky

all'interno delle aperture delle singole celle elementari che costituiscono la struttura integrata del dispositivo di potenza a gate isolata in modo totalmente autoallineato senza richiedere un'operazione specifica di mascheratura. Ciò rimuove i sopra indicati limiti alla possibilità di aumentare la densità di
5 impacchettamento della struttura cellulare del dispositivo oltre a rendere possibile l'ottenimento di migliorate prestazioni del diodo Schottky cointegrato in condizioni di polarizzazione inversa del dispositivo oltre ad altri vantaggi che verranno via via menzionati nel seguito.

Un dispositivo planare di potenza a gate isolata ad alta densità di
10 impacchettamento delle celle elementari che lo compongono, avente un diodo Schottky elettricamente in parallelo al dispositivo cointegrato nell'area di apertura di uno strato di polisilicio di gate, isolato dal sottostante monocristallo di semiconduttore di substrato da uno strato dielettrico di gate, ed attraverso la quale è costituita la struttura integrata ed il rispettivo contatto di source di una cella
15 elementare, ha una struttura elementare di cella che comprende, alla superficie del monocristallo semiconduttore di substrato, una regione diffusa di body ed una regione di canale invertibile sottostante un elettrodo isolato di gate costituito dallo strato di polisilicio per stabilire condizioni di inversione di detta regione di canale, una regione di source formata nell'area di apertura internamente alla regione di
20 body. Una regione di drain di detto substrato semiconduttore risulta accoppiata alla regione di canale invertibile e la corrente è quindi raccolta ad un elettrodo di drain. Uno scavo viene formato nel cristallo semiconduttore di substrato in una parte dell'area di apertura, per una profondità sufficiente a estendersi dalla superficie del cristallo attraverso la regione di source e la regione diffusa di body
25 per raggiungere il substrato semiconduttore al di sotto delle diffusioni di source e di body. Uno strato depositato di metallizzazione di contattatura contattata su almeno parte dei fianchi dello scavo sia la regione di source che la regione di body per stabilire un contatto di source e il substrato semiconduttore sul fondo dello scavo per stabilire un contatto Schottky che risulta elettricamente in parallelo al
30 dispositivo a gate isolata.

Secondo la presente invenzione, detto scavo è definito in una zona centrale dell'area di apertura e della regione diffusa di body per una profondità sufficiente ad esporre una regione di substrato semiconduttore (elettricamente coincidente con detta regione di drain) circondata dalla regione diffusa di body e detta
5 metallizzazione di contattatura riempie lo scavo centrale stabilendo un contatto elettrico con la regione di source e con la regione di body su almeno parte della superficie dei fianchi laterali dello scavo e un contatto Schottky su almeno parte della superficie di fondo dello scavo.

Secondo una forma alternativa di realizzazione dell'invenzione, la struttura
10 comprende inoltre una seconda regione diffusa di body profondo, più pesantemente drogata di detta prima regione diffusa di body e contenuta lateralmente in detta prima regione diffusa che però si estende per una profondità maggiore della prima regione diffusa a circondare lateralmente l'area del contatto Schottky stabilito sul fondo dello scavo.

15 Secondo una diversa forma alternativa di realizzazione dell'invenzione, la struttura comprende inoltre, nel monocristallo semiconduttore di substrato, una regione sepolta avente lo stesso tipo di conduttività della prima regione diffusa di body, posta geometricamente al di sotto e ad una certa profondità dalla superficie del contatto Schottky stabilito sul fondo dello scavo.

20 L'invenzione e sue diverse forme di attuazione sono più precisamente definite nelle annesse rivendicazioni.

BREVE DESCRIZIONE DEI DISEGNI

I diversi aspetti e vantaggi dell'invenzione diverranno ancor più evidenti attraverso la seguente descrizione di alcune alternative di realizzazione e facendo
25 riferimento ai disegni allegati nei quali:

la **Figura 1** mostra la curva di trade-off sperimentale tra la tensione V_f ed il picco di corrente inversa durante la commutazione in un diodo MPS al variare dell'area riservata al diodo Schottky e in un diodo a giunzione PN irradiato;

la **Figura 2** è uno schema di una soluzione ad elementi discreti combinati in un unico package;

la **Figura 3** è uno schema della soluzione monolitica ad aree distinte per il PMOS ed il diodo Schottky;

- 5 la **Figura 4** è uno schema della soluzione integrata del diodo Schottky nelle singole celle elementari del PMOS secondo l'arte nota;

le **Figure da 5 a 14** mostrano le fasi salienti di un processo di fabbricazione del dispositivo di potenza a gate isolata dell'invenzione, secondo una prima forma di realizzazione;

- 10 le **Figure da 15 a 21** mostrano le fasi salienti del processo di fabbricazione di un dispositivo della presente invenzione secondo un'alternativa forma di realizzazione;

la **Figura 22** mostra caratteristiche di perdita in condizioni di polarizzazione inversa al variare dell'area dedicata al contatto Schottky;

- 15 le **Figure da 23 a 29** mostrano le fasi salienti del processo di fabbricazione di un dispositivo dell'invenzione secondo una terza forma alternativa di realizzazione;

la **Figura 30** mostra i valori di perdita in inversa e di caduta di tensione in diretta in funzione delle caratteristiche della regione sepolta di schermatura del contatto Schottky.

20 DESCRIZIONE DI ALCUNE FORME PREFERITE DI REALIZZAZIONE DELL'INVENZIONE

Con riferimento alle serie di Figure da 5 a 11 sarà ora descritta la struttura integrata dell'invenzione ed il modo in cui è realizzabile con il procedimento di fabbricazione dell'invenzione.

- Il procedimento dell'invenzione si distingue dai procedimenti noti per la
25 realizzazione di una struttura di dispositivo a gate isolata con diodo Schottky integrato nelle singole celle elementari che compongono il dispositivo,

4.
fondamentalmente per il modo in cui viene realizzata la struttura elementare di cella comprendente un contatto Schottky tra la metallizzazione di source e una regione del cristallo semiconduttore di substrato elettricamente coincidente con il drain del dispositivo.

- 5 In pratica le sequenze di processo che caratterizzano l'invenzione possono essere inserite in un qualsiasi flusso di processo di un dispositivo integrato a gate flottante, quale un power MOS o brevemente PMOS. Per questo motivo i dettagli dimensionali specifici e relative dosi delle diverse impiantazioni dei droganti e delle relative energie di impianto non sono indicati, potendo questi variare da
10 processo a processo secondo tecnologie di fabbricazione, esigenze particolari e/o preferenze del produttore.

Inoltre, a titolo illustrativo è mostrata la realizzazione di un PMOS a canale di tipo N, essendo tuttavia pacifico che la struttura dell'invenzione può anche essere quella di un dispositivo a gate flottante a canale di tipo P, invertendo in modo
15 duale il tipo di conduttività del cristallo semiconduttore di substrato e dei droganti usati per costituire le diverse regioni diffuse.

Sequenza base di processo

- 1) realizzazione del substrato semiconduttore di drain e della struttura di bordo del dispositivo integrato di potenza a gate isolata secondo un qualsiasi
20 processo noto;
- 2) formazione dell'elettrodo isolato di gate secondo un qualsiasi processo noto (crescita o deposizione di un film dielettrico di ossido di gate coperto da uno strato conduttore di silicio policristallino (polisilicio));
- 3) copertura dello strato conduttore del polisilicio di gate con uno strato
25 isolante di opportuno spessore (ad esempio 0,5 μm di LTO);
- 4) copertura con materiale fotosensibile di opportuno spessore (ad esempio 1.5 μm di fotoresist);

- 5) definizione dell'elettrodo di gate mediante mascheratura ed attacco selettivo anisotropo dello strato isolante e del polisilicio (per convenienza si sceglie un layout cellulare a strisce (cioè ogni cella è definita come un breve segmento di una linea di definizione), ma il metodo è estendibile a qualsiasi altro layout);
- 5 6) impiantazione ionica (primo impianto di body) con opportuni angoli di tilt e twist di un drogante di tipo P (ad esempio boro o indio con tilt 30° e twist 90°). L'angolo di tilt deve essere scelto in modo da creare una zona d'ombra all'interno delle finestre aperte nel sandwich formato dal polisilicio e dallo strato isolante. Esso è quindi funzione dell'altezza complessiva dell'hard mask formata dal polisilicio dallo strato di isolante e dal fotoresist e dalla larghezza delle strisce o linee di definizione. L'angolo di twist deve essere tale che il fascio ionico sia ortogonale al lato lungo delle strisce. La dose e l'energia devono essere scelte in modo da ottenere la voluta concentrazione e lunghezza di canale;
- 10 7) impiantazione ionica (secondo impianto di body) di un drogante di tipo P con angoli di tilt e twist opposti al precedente (ad esempio Boro o Indio con tilt -30° e twist 90° o con tilt 30° e twist -90°).
- 8) rimozione del fotoresist;
- 9) attivazione dei droganti (ad esempio, 30 secondi in forno a 1100°C);
- 15 10) impiantazione ionica (impianto di source) di un drogante di tipo N (ad esempio 10^{15} ioni/cm² di Arsenico a 80 keV).
- 11) attivazione del drogante (ad esempio, 30 secondi in forno a 1100°C);
- 12) copertura con uno o più strati isolanti depositi in maniera sufficientemente conforme sugli scalini presenti;
- 25 13) attacco anisotropo degli ultimi strati isolanti depositi per formare uno spacer lungo le pareti delle strisce;

14) attacco anisotropo del silicio per una profondità maggiore della sacca di source ma minore delle sacche di body. Il microtrench così formato, scopre, all'interno di ciascuna apertura di realizzazione di una cella elementare del PMOS, le superfici del silicio necessarie per contattare il source, il body e la
5 piccola porzione di drain compreso tra le sacche di body;

15) apertura mediante fotolitografia dedicata dei contatti sulla gate;

16) metallizzazione del fronte con un materiale che stabilisca un buon contatto con le diffusioni di source e di body ed una buona altezza di barriera del contatto Schottky stabilito con il silicio di substrato ovvero di drain della
10 struttura integrata del dispositivo di potenza a gate isolata (ad esempio Titanio od un suo siliciuro);

17) finitura del fronte e del retro secondo arte nota.

Malgrado sia possibile creare la sacca di body con una sola coppia di impianti ad angolo è possibile che la carica sotto il source non sia sufficiente in alcune
15 particolari applicazioni ad evitare l'innesco del transistor parassita creato dalle sacche di source/body/drain.

Per aumentare la robustezza è possibile aggiungere una ulteriore coppia di impianti ad angolo per arricchire le zone di body sotto il source realizzando una seconda regione diffusa di body profondo (deep body).

20 **Sequenza di processo con formazione di una regione aggiuntiva di body profondo (deep body)**

1. realizzazione del substrato semiconduttore di drain e della struttura di bordo del dispositivo integrato di potenza a gate isolata secondo un qualsiasi processo noto;
- 25 2. formazione dell'elettrodo isolato di gate secondo un qualsiasi processo noto (crescita o deposizione di un film dielettrico di ossido di gate coperto da uno strato conduttore di silicio policristallino (polisilicio));

3. copertura dello strato conduttore del polisilicio di gate con uno strato isolante di opportuno spessore (ad esempio $0,5 \mu\text{m}$ di LTO);
4. copertura con materiale fotosensibile di opportuno spessore (ad esempio $1.5 \mu\text{m}$ di fotoresist);
5. definizione dell'elettrodo di gate mediante mascheratura ed attacco selettivo anisotropo dello strato isolante e del polisilicio (per convenienza si sceglie un layout cellulare a strisce (cioè ogni cella è definita come un breve segmento di una linea di definizione), ma il metodo è estendibile a qualsiasi altro layout);
6. impiantazione ionica (primo impianto di deep body) con opportuni angoli di tilt e twist di un drogante di tipo P (ad esempio Boro o Indio con tilt 20° e twist 90°). L'angolo di tilt deve essere scelto in modo da creare una zona d'ombra all'interno delle finestre aperte nel sandwich formato dal polisilicio e dallo strato isolante. Esso è quindi funzione dell'altezza complessiva dell'hard mask formata dal polisilicio dallo strato di isolante e dal fotoresist e dall'apertura delle strisce. L'angolo di twist deve essere tale che il fascio ionico sia ortogonale al lato lungo delle strisce. La dose e l'energia devono essere scelte in modo da ottenere la voluta concentrazione;
7. impiantazione ionica (secondo impianto di deep body) di un drogante di tipo P con angoli di tilt e twist opposti al precedente (ad esempio Boro o Indio con tilt -20° e twist 90° o con tilt 20° e twist -90°).
8. rimozione del fotoresist;
9. impiantazione ionica (primo impianto di body) con opportuni angoli di tilt e twist di un drogante di tipo P (ad esempio Boro o Indio con tilt 40° e twist 90°). L'angolo di tilt deve essere scelto in modo da creare una zona d'ombra all'interno delle finestre aperte nel sandwich formato dal polisilicio e dallo strato isolante. Esso è quindi funzione dell'altezza complessiva dell'hard mask e dall'apertura delle strisce. L'angolo di twist deve essere tale che il fascio ionico sia ortogonale al lato lungo delle strisce. La dose e l'energia devono

essere scelte in modo da ottenere la voluta concentrazione e lunghezza di canale;

10. impiantazione ionica (secondo impianto di body) di un drogante di tipo P con angoli di tilt e twist opposti al precedente (ad esempio Boro o Indio con tilt -40° e twist 90° o con tilt 40° e twist -90°).
11. attivazione dei droganti (ad esempio, 30 secondi a 1100°C);
12. impiantazione ionica (impianto di source) di un drogante di tipo N (ad esempio 10^{15} ioni/ cm^2 di Arsenico a 80 keV).
13. attivazione del drogante (ad esempio, 30 secondi a 1100°C);
14. copertura con uno o più strati isolanti;
15. attacco anisotropo degli ultimi strati isolanti depositi per formare uno spacer lungo le pareti delle strisce;
16. attacco anisotropo del silicio per una profondità maggiore della sacca di source ma minore delle sacche di body. Il microtrench così formato, scopre le superfici di silicio necessarie per contattare il source, il body e la piccola porzione di drain compreso tra le sacche di body;
17. apertura mediante fotolitografia dedicata dei contatti sulla gate;
18. metallizzazione del fronte con un materiale che abbia un buon contatto sul source ed una buona altezza di barriera per formare un contatto Schottky sul drain (ad esempio Titanio od un suo siliciuro);
19. finitura del fronte e del retro secondo arte nota.

E' stato osservato che la presenza di un contatto Schottky penalizza in modo sensibile le caratteristiche elettriche in inversa. Come é possibile osservare dalle caratteristiche della Figura 22, la corrente di leakage cambia di diversi ordini di grandezza in funzione della percentuale di area dedicata al contatto Schottky.

Per ridurre l'impatto incrementativo sulla corrente di leakage della presenza del diodo Schottky cointegrato, secondo una forma di realizzazione opzionale bensì altamente preferita dell'invenzione, si aggiunge un impianto (che nel seguito sarà chiamato di "drain engineering" o D.E.) che aumenta la resistività del substrato
5 semiconduttore di drain del dispositivo, sotto alla regione di contatto Schottky. Naturalmente tale substrato semiconduttore di drain può essere uno strato epitassiale cresciuto su un substrato semiconduttore di caratteristiche anche diverse dello strato epitassiale.

Questa regione sepolta di "drain engineering" si aggancia elettricamente alle
10 sacche di body così da schermare il contatto Schottky anche in direzione verticale con l'effetto di ridurre sensibilmente la corrente di leakage.

Secondo questa forma opzionale, ma decisamente preferita dell'invenzione, la struttura integrata che si realizza può essere definita di "Lateral & Vertical Merged PiN Schottky (LVMPs)".

15 Sequenza di processo con regione sepolta di "drain engineering"

- 1) Realizzazione del drain e della struttura di bordo secondo l'arte nota;
- 2) formazione della gate secondo arte nota (ossido di gate coperto da uno strato silicio policristallino;
- 3) copertura della gate con uno strato isolante di opportuno spessore (ad
20 esempio 0.5 μm di LTO);
- 4) copertura con materiale fotosensibile di opportuno spessore (ad esempio 1.5 μm di fotoresist);
- 5) definizione della gate mediante mascheratura ed attacco selettivo anisotropo dello strato isolante e del polisilicio (per convenienza si sceglie un layout a
25 strisce, ma il metodo è estendibile a qualsiasi layout);
- 6) impiantazione ionica (Drain Engineering) ad alta energia di un drogante di

tipo P (ad esempio Boro a 200-400 keV). La dose da impiantare deve essere tale da compensare leggermente lo strato epitassiale ed è quindi funzione della classe di tensione;

- 5 7) impiantazione ionica (primo impianto di body) con opportuni angoli di tilt e twist di un drogante di tipo P (ad esempio Boro o Indio con tilt 30° e twist 90°). L'angolo di tilt deve essere scelto in modo da creare una zona d'ombra all'interno delle finestre aperte nel sandwich formato dal polisilicio e dallo strato isolante. Esso è quindi funzione dell'altezza complessiva dell'hard mask formata dal polisilicio dallo strato di isolante e dal fotoresist e dall'apertura
10 delle strisce. L'angolo di twist deve essere tale che il fascio ionico sia ortogonale al lato lungo delle strisce. La dose e l'energia devono essere scelte in modo da ottenere la voluta concentrazione e lunghezza di canale;
- 8) impiantazione ionica (secondo impianto di body) di un drogante di tipo P con angoli di tilt e twist opposti al precedente (ad esempio boro o indio con
15 tilt -30° e twist 90° o con tilt 30° e twist -90°).
- 9) rimozione del fotoresist;
- 10) attivazione dei droganti (ad esempio, 30 secondi a 1100°C);
- 11) impiantazione ionica (impianto di source) di un drogante di tipo N (ad esempio 10^{15} ioni/cm² di Arsenico a 80 keV).
- 20 12) attivazione del drogante (ad esempio, 30 secondi a 1100°C);
- 13) copertura con uno o più strati isolanti;
- 14) attacco anisotropo degli ultimi strati isolanti depositi per formare uno spacer lungo le pareti delle strisce;
- 25 15) attacco anisotropo del silicio per una profondità maggiore della sacca di source ma minore delle sacche di body. Il microtrench così formato, scopre le superfici di silicio necessarie per contattare il source, il body e la piccola

porzione di drain compreso tra le sacche di body e la sacca di drain engineering;

16) apertura mediante fotolitografia dedicata dei contatti sulla gate;

17) metallizzazione del fronte con un materiale che abbia un buon contatto sul source ed una buona altezza di barriera per formare un contatto Schottky sul drain (ad esempio Titanio od un suo siliciuro);

18) finitura del fronte e del retro secondo arte nota.

Vantaggi:

a) la struttura elementare MOS+Schottky dell'invenzione si realizza senza aggiunta di una fotomaskera dedicata. La dimensione per l'apertura delle strisce è quindi limitata solo dalle capacità di risoluzione delle attrezzature di fotoesposizione e dalla capacità di localizzare i droganti (a tal fine conviene utilizzare droganti a bassa diffusività come l'Indio e l'Arsenico);

b) nella sequenza di processo con regione sepolta di drain engineering si può ottenere una riduzione della corrente di leakage anche di un ordine di grandezza senza perdere i vantaggi nelle caratteristiche in diretta (figura 30).

L'invenzione consente naturalmente di realizzare dispositivi a canale di tipo P, invertendo i tipi di drogante.

Naturalmente si possono realizzare dispositivi con layout diverso da quello a striscia aggiungendo altri impianti di body con opportuni angoli di tilt e twist in modo da realizzare le sacche di body in ogni zona di canale.

La formazione del contatto Schottky autollineato mediante gli impianti ad angolo può essere esteso anche ad una struttura con apertura dei contatti tradizionali (mediante fotolitografia). In questo caso l'attacco del silicio per formare il microtrench non sarà autoallineato alla finestra aperta sul polisilicio ma sarà allineato all'apertura dei contatti.

Anche il concetto di "Lateral & Vertical Merged PiN Schottky (LVMPS)", cioè l'introduzione di un impianto (regione sepolta) sotto le sacche laterali di body e sotto la regione di contatto Schottky, per modificare localmente il profilo di drogaggio del drain può essere esteso anche a diodi Schottky non cointegrati nelle
5 singole celle elementari del dispositivo, bensì realizzati in aree dedicate.

Il grafico della Figura 30, mostra i valori di leakage e la caduta in diretta ottenuti su strutture di test al variare della dose di drain engineering. Attorno alla dose di $2e^{12}$ ioni/cm² c'è sufficiente spazio per poter ridurre il leakage anche di un ordine di grandezza senza penalizzare eccessivamente la caduta in diretta. Raddoppiando
10 la dose, la sacca di drain engineering crea una giunzione che scherma il contatto Schottky riportando la caratteristica diretta a quella di un diodo a giunzione PN.

RIVENDICAZIONI

1. Dispositivo planare di potenza a gate isolata ad alta densità di impacchettamento delle celle elementari che lo compongono avente un diodo Schottky elettricamente in parallelo al dispositivo cointegrato nell'area di apertura
5 di uno strato di polisilicio di gate, isolato dal sottostante cristallo semiconduttore da uno strato dielettrico di gate, ed attraverso la quale è costituita la struttura integrata ed il rispettivo contatto di source di una cella elementare, ciascuna di dette celle elementari comprendente alla superficie di detto monocristallo di substrato una regione di body accoppiata ad una regione di canale invertibile
10 sottostante un elettrodo isolato di gate costituito da detto strato di polisilicio per stabilire condizioni di inversione di detta regione di canale, una regione di source formata nell'area di detta apertura in detta regione di body, un substrato di drain in detto cristallo semiconduttore accoppiato a detta regione di canale invertibile, uno scavo formato in detto cristallo semiconduttore in una parte dell'area di detta
15 apertura avente profondità sufficiente a estendersi dalla superficie del cristallo attraverso detta regione di source e detta regione di body, uno o più strati di metallizzazione di contattatura contattante sui fianchi di detto scavo detta regione di source e detta regione di body per stabilire detto contatto di source e detto substrato di drain sul fondo di detto scavo per stabilire un contatto Schottky
20 elettricamente in parallelo al dispositivo a gate isolata, caratterizzato dal fatto che

detto scavo è definito in una zona centrale dell'area di detta apertura e di detta regione diffusa di body per una profondità sufficiente ad esporre una regione di substrato semiconduttore di drain e delimitata lateralmente da detta regione di body;

25 detta metallizzazione di contattatura riempie detto scavo centrale stabilendo un contatto elettrico con detta regione di source e con detta regione di body su almeno parte della superficie dei fianchi laterali di detto scavo e detto contatto Schottky su almeno parte della superficie di fondo di detto scavo.

2. Il dispositivo della rivendicazione 1, caratterizzato dal fatto che

comprende inoltre una seconda regione di body profondo, più pesantemente drogata di detta prima regione di body, contenuta lateralmente in detta prima regione ed estendentesi ad una maggiore profondità di detta prima regione a delimitare lungo almeno due lati contrapposti detto substrato di drain di detto
5 contatto Schottky.

3. Il dispositivo della rivendicazione 1, caratterizzato dal fatto che comprende inoltre, in detto cristallo semiconduttore, una regione sepolta avente lo stesso tipo di conduttività di detta prima regione di body, posta geometricamente al di sotto e ad una profondità più grande della profondità di detto contatto
10 Schottky stabilito sul fondo di detto scavo.

4. Il dispositivo della rivendicazione 1, caratterizzato dal fatto che detto substrato semiconduttore di drain è uno strato epitassiale cresciuto sopra un cristallo semiconduttore con caratteristiche elettriche generalmente diverse da quelle dello strato epitassiale.

5 Il dispositivo di una qualsiasi delle rivendicazioni da 1 a 4, caratterizzato dal fatto che è un dispositivo a canale di tipo N.
15

6. Procedimento di fabbricazione di un dispositivo secondo la rivendicazione 1 comprendente operazioni di:

a) costituzione di un substrato semiconduttore di drain drogato con un drogante di un primo tipo di conduttività e formazione di una struttura di
20 bordo del dispositivo integrato di potenza a gate isolata,

b) formazione di un elettrodo isolato di gate mediante crescita o deposizione di un film dielettrico di ossido di gate sulla superficie di detto substrato semiconduttore di drain e deposizione di uno strato conduttore di
25 polisilicio,

c) copertura di detto strato conduttore di polisilicio con uno strato dielettrico di isolamento deposto sopra il polisilicio,

d) deposizione di uno strato di materiale fotosensibile sopra detto strato dielettrico deposto di isolamento,

e) definizione dell'elettrodo di gate mediante mascheratura ed attacco selettivo anisotropo di detto strato dielettrico deposto di isolamento e detto strato di polisilicio formando aperture attraverso le quali formare la struttura
5 integrata ed il relativo contatto di source di ogni singola cella elementare costituente detto dispositivo di potenza,

e caratterizzato dal fatto che la successiva sequenza comprende le operazioni di

10 f) una prima impiantazione ionica di un drogante atto a costituire una regione di body di conduttività opposta a quella di detto substrato semiconduttore di drain con determinati angoli di tilt e twist in modo da determinare una zona d'ombra all'interno di dette aperture in funzione dell'altezza complessiva dell'hard mask di impianto costituita da detto strato
15 di polisilicio, da detto strato dielettrico deposto e da detto strato fotosensibile e della larghezza delle aperture e con una dose ed energia di impianto atte ad ottenere una certa concentrazione e lunghezza di canale;

g) una seconda impiantazione ionica alle stesse condizioni di detta prima impiantazione ma con angoli di tilt e twist opposti;

20 h) rimozione di detto strato di materiale fotosensibile;

i) attivazione del drogante impiantato mediante trattamento termico;

j) una terza impiantazione ionica sull'intera area di dette aperture di un drogante dello stesso tipo di conduttività del substrato di drain ed opposto a quello del drogante di dette impiantazioni di body in condizioni d'impianto
25 atte a costituire una regione di source in detta regione di body;

k) attivazione del drogante impiantato con detta terza impiantazione mediante trattamento termico;

l) deposizione di uno o più strati dielettrici sugli scalini presenti lungo i bordi di definizione di dette aperture;

m) attacco degli strati dielettrici mediante attacco anisotropo per formare uno spacer lungo le pareti di definizione di dette aperture;

5 n) attacco anisotropo del silicio per una profondità maggiore della profondità di detta regione di source ed inferiore alla profondità di detta regione di body, scoprendo all'interno di ciascuna apertura superfici di detta regione di source, di detta regione di body e di detto substrato di drain in una zona delimitata lateralmente da detta regione di body;

10 o) eventuale apertura mediante fotolitografia dedicata di contatti su detto elettrodo di gate;

p) rimozione del materiale fotosensibile e deposizione di uno o più strati conduttori di metallizzazione atti a stabilire un contatto elettrico a bassa resistenza con la regione di source e la regione di body e a determinare una
15 buona altezza di barriera del contatto Schottky stabilito con il substrato di drain su almeno parte della superficie di fondo di detto scavo.

7. Procedimento di fabbricazione di un dispositivo secondo la rivendicazione 2 comprendente operazioni di:

a) costituzione di un substrato semiconduttore di drain drogato con un
20 drogante di un primo tipo di conduttività e di una struttura di bordo del dispositivo integrato di potenza a gate isolata,

b) formazione di un elettrodo isolato di gate mediante crescita o deposizione di un film dielettrico di ossido di gate sulla superficie di detto substrato semiconduttore di drain e deposizione di uno strato conduttore di
25 polisilicio,

c) copertura di detto strato conduttore di polisilicio con uno strato dielettrico di isolamento deposto sopra il polisilicio,

d) deposizione di uno strato di materiale fotosensibile sopra detto strato dielettrico deposto di isolamento,

e) definizione dell'elettrodo di gate mediante mascheratura ed attacco selettivo anisotropo di detto strato dielettrico deposto di isolamento e detto strato di polisilicio formando aperture attraverso le quali formare la struttura integrata ed il relativo contatto di source di ogni singola cella elementare costituente detto dispositivo di potenza,

e caratterizzato dal fatto che la successiva sequenza comprende le operazioni di

f) una prima impiantazione ionica di un drogante atto a costituire una regione di body profondo di conduttività opposta a quella di detto substrato semiconduttore di drain con determinati angoli di tilt e twist in modo da determinare una zona d'ombra all'interno di dette aperture in funzione dell'altezza complessiva dell'hard mask di impianto costituita da detto strato di polisilicio, da detto strato dielettrico deposto e da detto strato fotosensibile e della larghezza delle aperture e con una dose ed energia di impianto atte ad ottenere una certa concentrazione e profondità di impianto;

g) una seconda impiantazione ionica di body profondo alle stesse condizioni di detta prima impiantazione ma con angoli di tilt e twist opposti;

h) rimozione di detto strato di materiale fotosensibile;

i) una terza impiantazione ionica di un drogante atto a costituire una regione di body di conduttività opposta a quella di detto substrato semiconduttore di drain con determinati angoli di tilt e twist in modo da determinare una zona d'ombra all'interno di dette aperture in funzione dell'altezza complessiva dell'hard mask di impianto costituita da detto strato di polisilicio e da detto strato dielettrico deposto e della larghezza delle aperture e con una dose ed energia di impianto atte ad ottenere una certa concentrazione, profondità di impianto e lunghezza di canale;

- j) una quarta impiantazione ionica di body alle stesse condizioni di detta terza impiantazione ma con angoli di tilt e twist opposti;
- k) attivazione del drogante impiantato mediante trattamento termico;
- 5 l) una quinta impiantazione ionica sull'intera area di dette aperture di un drogante dello stesso tipo di conduttività del substrato di drain ed opposto a quello del drogante di dette impiantazioni di body profondo e di body, in condizioni d'impianto atte a costituire una regione di source in detta regione di body;
- 10 m) attivazione del drogante impiantato con detta quinta impiantazione mediante trattamento termico;
- n) deposizione di uno o più strati dielettrici sugli scalini presenti lungo i bordi di definizione di dette aperture;
- o) attacco degli strati dielettrici mediante attacco anisotropo per formare uno spacer lungo le pareti di definizione di dette aperture a;
- 15 p) attacco anisotropo del silicio per una profondità maggiore della profondità di detta regione di source ed inferiore alla profondità di detta regione di body profondo, scoprendo all'interno di ciascuna apertura superfici di detta regione di source, di detta regione di body e di detto substrato di drain in una zona delimitata lateralmente da detta regione di body profondo;
- 20 q) eventuale apertura mediante fotolitografia dedicata di contatti su detto elettrodo di gate;
- r) rimozione del materiale fotosensibile e deposizione di uno o più strati conduttori di metallizzazione atti a stabilire un contatto elettrico a bassa resistenza con la regione di source e la regione di body e/o body profondo e a
- 25 determinare una buona altezza di barriera del contatto Schottky stabilito con il substrato di drain su almeno parte della superficie di fondo di detto scavo.

8. Procedimento di fabbricazione di un dispositivo secondo la rivendicazione 6 o 7, caratterizzato dal fatto che comprende inoltre effettuare, dopo l'operazione di definizione dell'elettrodo di gate con la formazione di dette aperture, di una impiantazione ionica ad energia sufficientemente elevata ad
5 impiantare il drogante in una regione sepolta posta ad una profondità maggiore del fondo di dette regioni di body, di un drogante dello stesso tipo di conduttività del drogante impiegato per realizzare dette regioni di body ed in una dose insufficiente a compensare completamente la concentrazione di drogante di tipo opposto di conduttività di detto substrato di drain.

10 9. Dispositivo avente un diodo Schottky realizzato mediante contatto di uno strato metallico su una regione di substrato semiconduttore di un primo tipo di conduttività e delimitata lateralmente da una o più regioni diffuse di conduttività opposta atte a schermare il campo elettrico in condizioni di polarizzazione inversa e caratterizzato dal fatto che comprende, in detto substrato
15 semiconduttore, una regione sepolta avente tipo di conduttività opposta al substrato semiconduttore, posta geometricamente al di sotto di detto contatto Schottky e ad una profondità più grande della profondità delle suddette regioni che delimitano il contatto lateralmente.

20 10. Dispositivo della rivendicazione 9 in cui la regione sepolta ha la stessa conduttività del substrato semiconduttore ma con concentrazione di drogante inferiore.

11. Procedimento di fabbricazione di un dispositivo secondo la rivendicazione 9 comprendente operazioni di:

25 a) costituzione di un substrato semiconduttore di drain drogato con un drogante di un primo tipo di conduttività,

b) formazione di un elettrodo isolato di gate mediante crescita o deposizione di un film dielettrico di ossido di gate sulla superficie di detto substrato semiconduttore di drain e deposizione di uno strato conduttore di polisilicio,

- c) copertura di detto strato conduttore di polisilicio con uno strato dielettrico di isolamento deposto sopra il polisilicio,
- d) deposizione di uno strato di materiale fotosensibile sopra detto strato dielettrico deposto di isolamento,
- 5 e) definizione dell'elettrodo di gate mediante mascheratura ed attacco selettivo anisotropo di detto strato dielettrico deposto di isolamento e detto strato di polisilicio formando aperture attraverso le quali formare strutture integrate discrete o singole celle elementari di strutture integrate di dispositivi di potenza a gate isolata,
- 10 e caratterizzato dal fatto che una successiva sequenza comprende le operazioni di
- f) una prima impiantazione ionica di un drogante atto a costituire una regione di body di conduttività opposta a quella di detto substrato semiconduttore di drain con determinati angoli di tilt e twist in modo da
- 15 determinare una zona d'ombra all'interno di dette aperture in funzione dell'altezza complessiva dell'hard mask di impianto costituita da detto strato di polisilicio, da detto strato dielettrico deposto e da detto strato fotosensibile e della larghezza delle aperture e con una dose ed energia di impianto atte ad ottenere una certa concentrazione e profondità di impianto;
- 20 g) una seconda impiantazione ionica alle stesse condizioni di detta prima impiantazione ma con angoli di tilt e twist opposti;
- h) una terza impiantazione ionica ad energia sufficientemente elevata ad impiantare il drogante in una regione sepolta posta ad una profondità maggiore del fondo di dette regioni di body, di un drogante dello stesso tipo di
- 25 conduttività del drogante impiegato per realizzare dette regioni di body ed in una dose insufficiente a compensare completamente la concentrazione di drogante di tipo opposto di conduttività di detto substrato di drain;
- i) rimozione di detto strato di materiale fotosensibile di detta

mascheratura;

j) attivazione del drogante impiantato mediante trattamento termico;

k) formazione di uno spacer lungo le pareti di definizione di almeno una apertura destinata alla formazione di detto diodo Schottky;

5 l) attacco anisotropo del silicio per una profondità inferiore alla profondità di detta regione di body, scoprendo superfici di detta regione di body e di detto substrato di drain in una zona di detta apertura delimitata lateralmente da detta regione di body;

10 m) deposizione di uno o più strati conduttori di metallizzazione atti a stabilire un contatto elettrico a bassa resistenza con detta regione di body e a determinare una buona altezza di barriera del contatto Schottky stabilito con il substrato di drain su almeno parte della superficie di fondo di detto scavo.

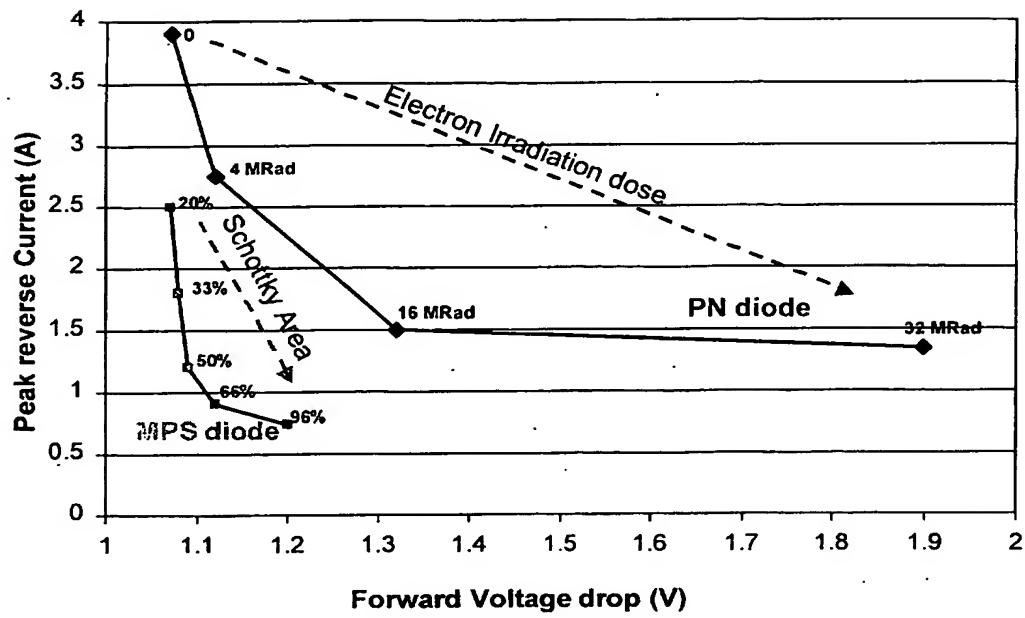


FIG. 1

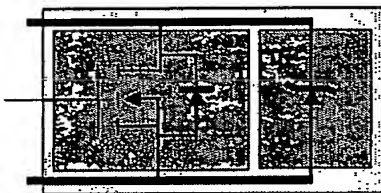


FIG. 2

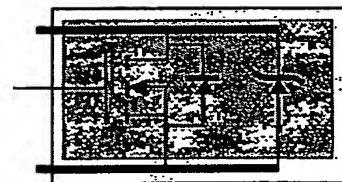


FIG. 3

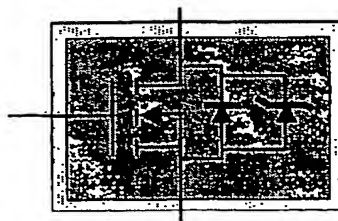
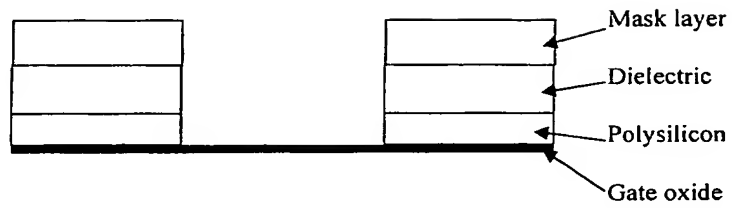
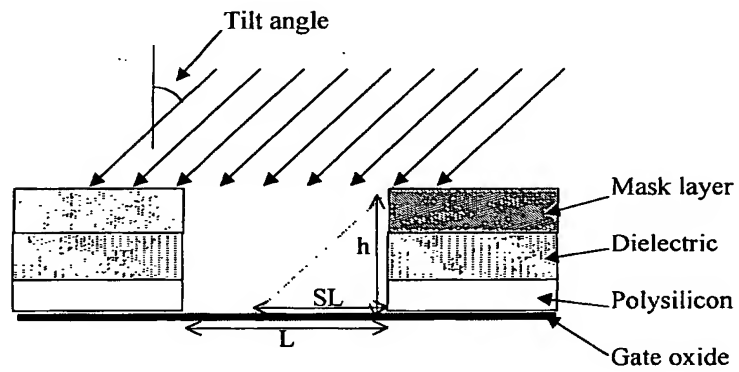
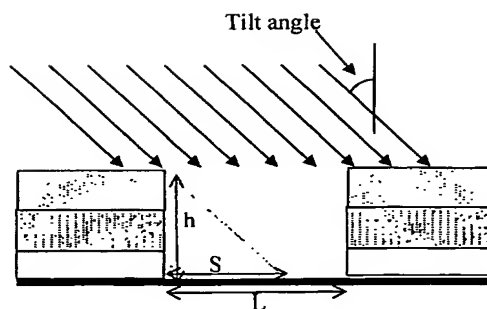
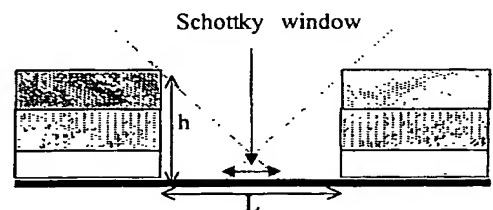


FIG. 4

**FIG. 5****FIG. 6****FIG. 7**

$$\text{Schottky window} = 2 \cdot SL - L = 2 \cdot h \cdot \tan(\text{tilt}) - L$$

FIG. 8

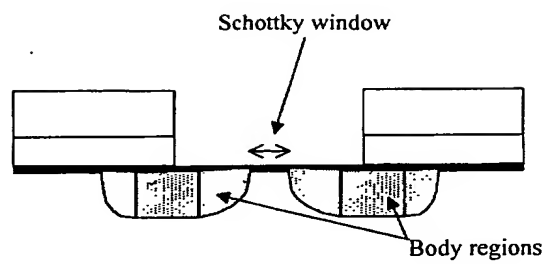


FIG. 9

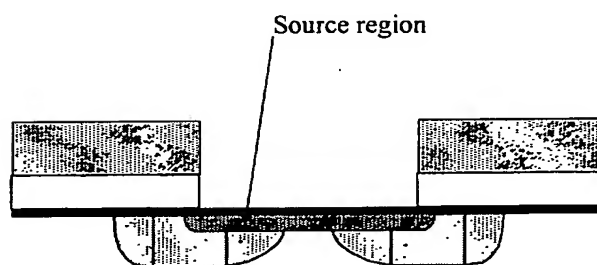


FIG. 10

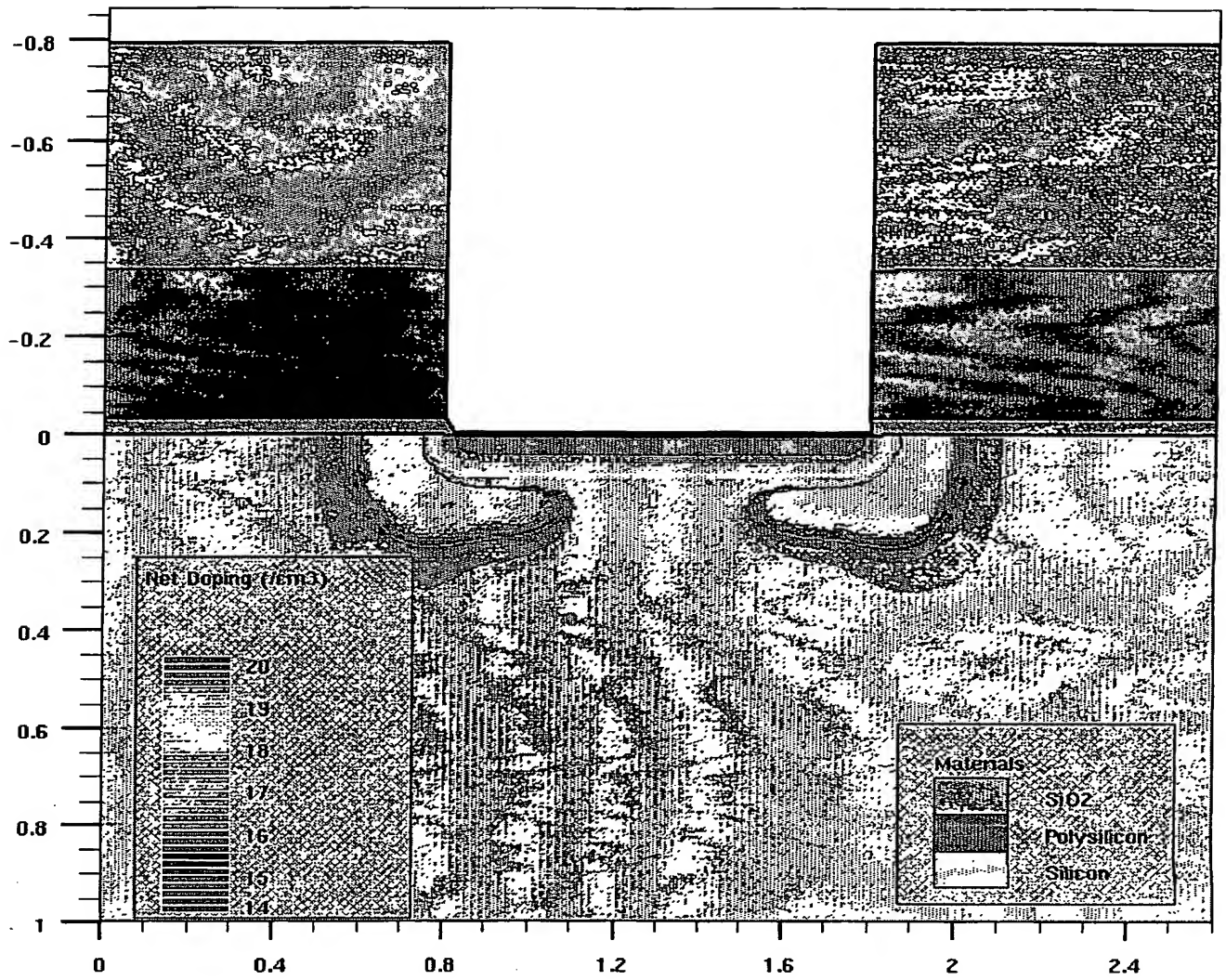


FIG. 11

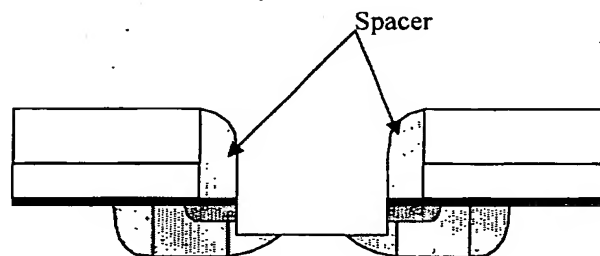
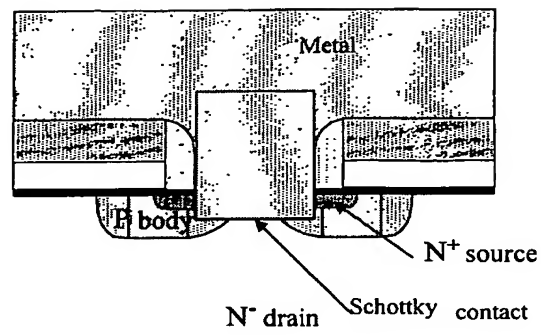
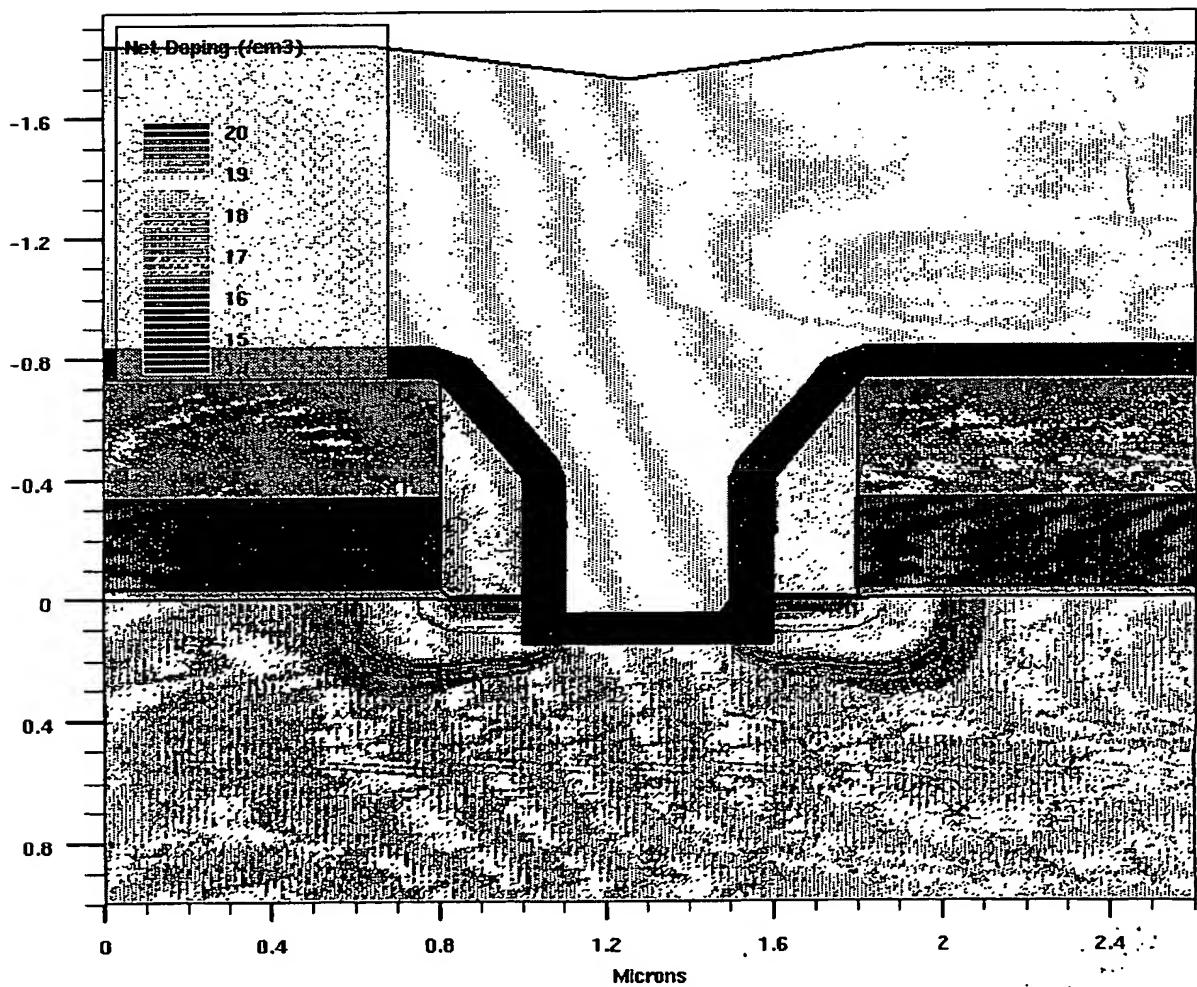


FIG. 12

**FIG. 13****FIG. 14**

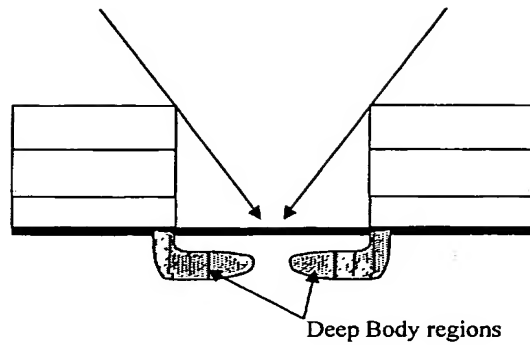


FIG. 15

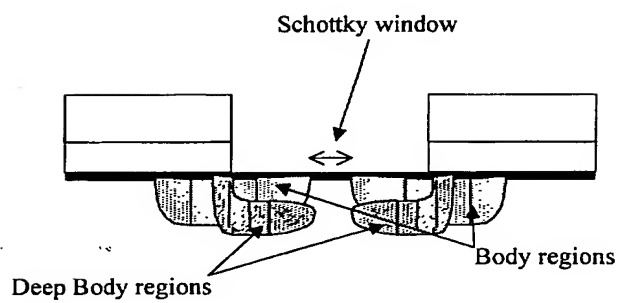


FIG. 16

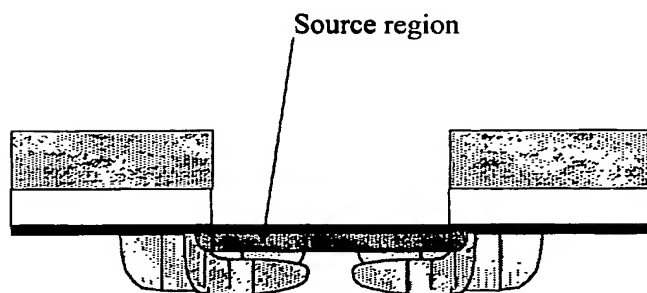


FIG. 17

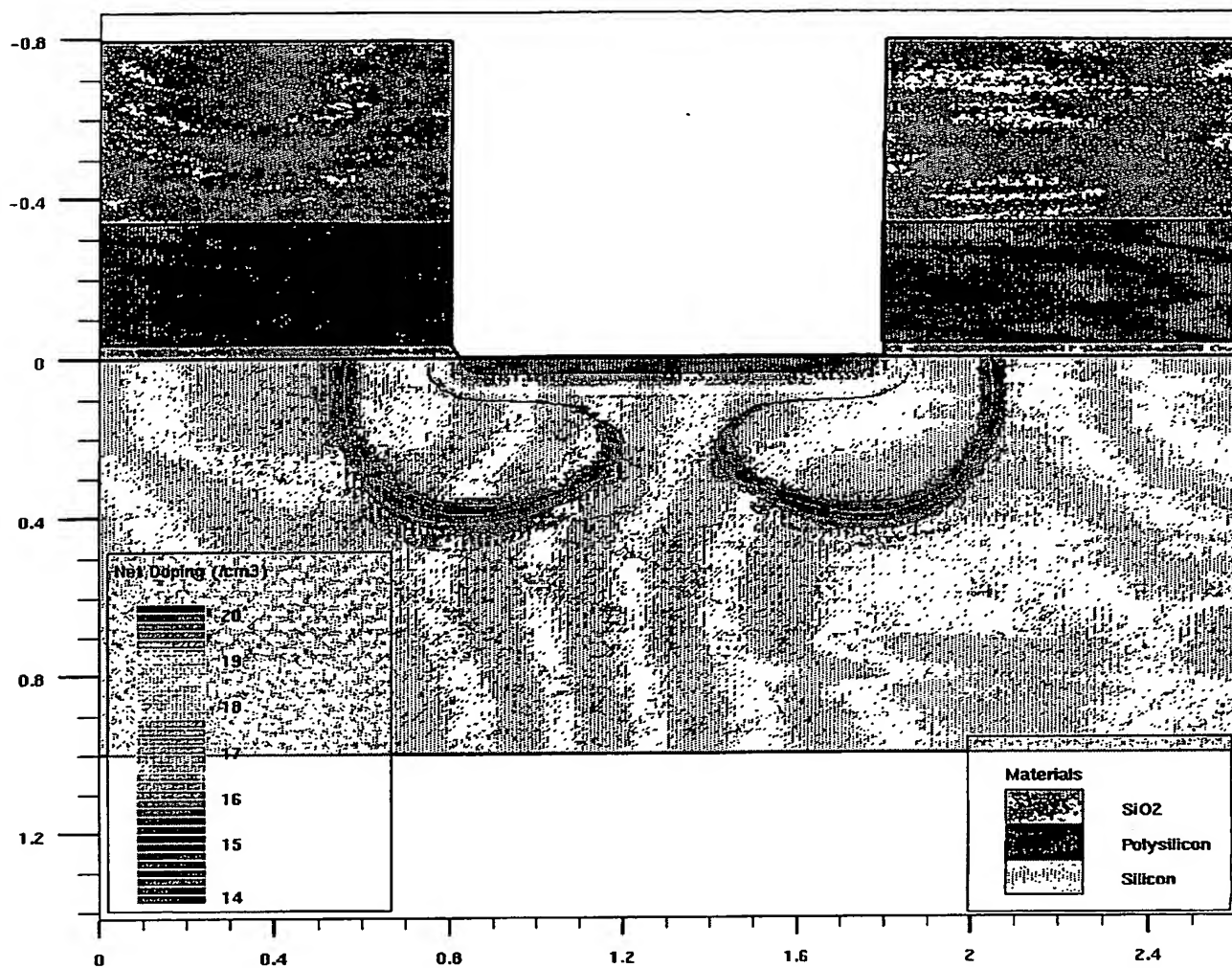


FIG. 18

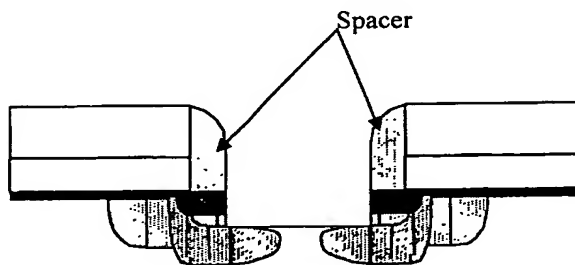
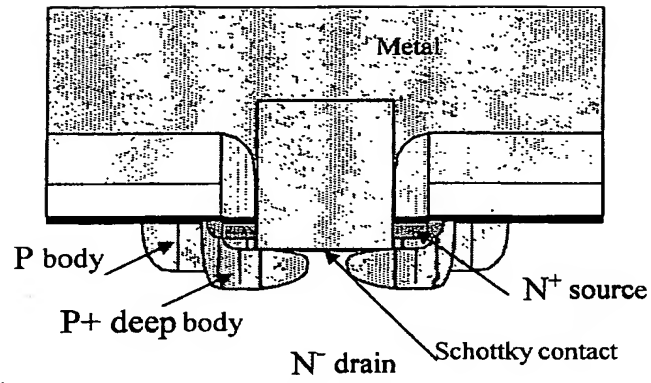
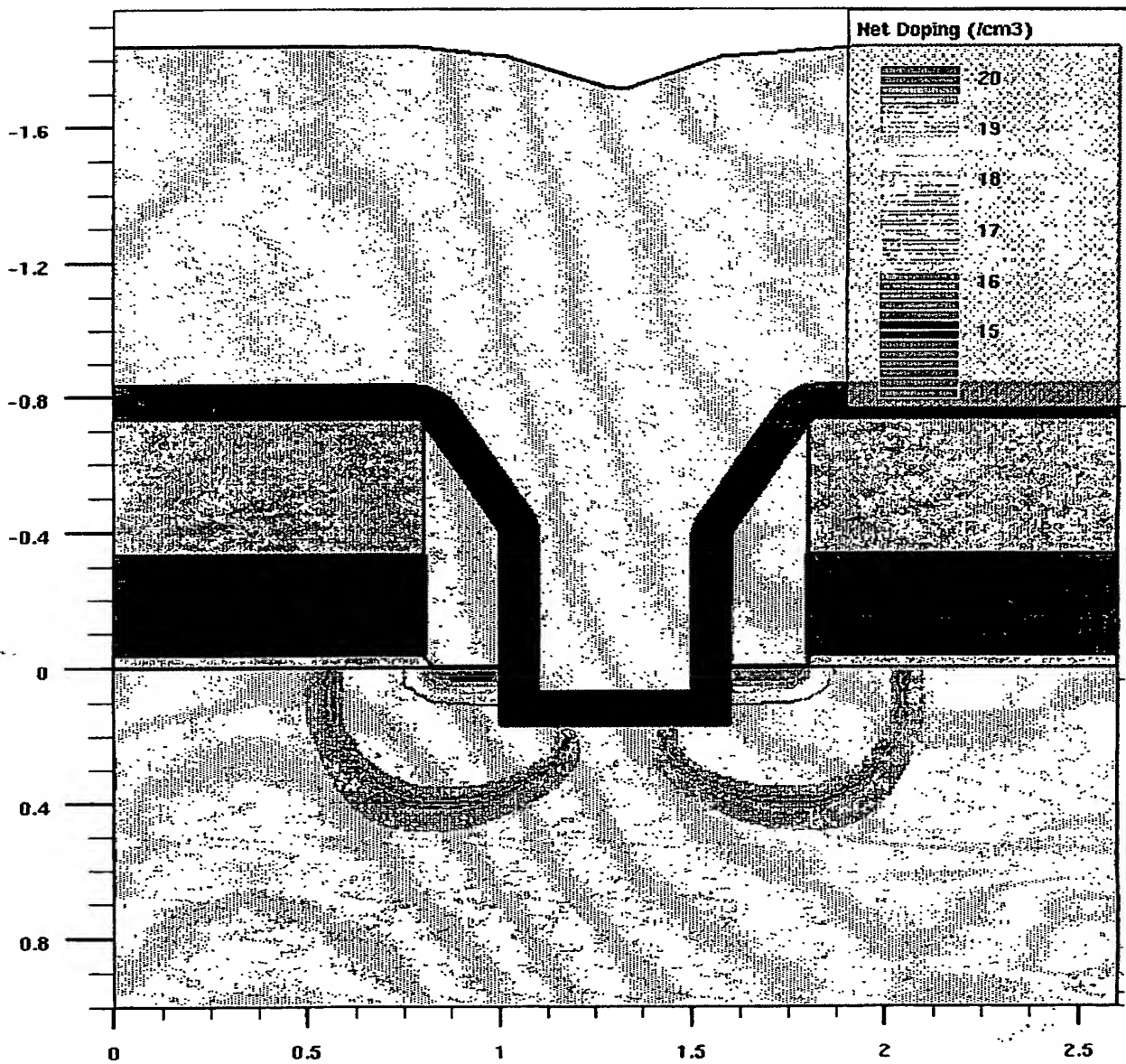
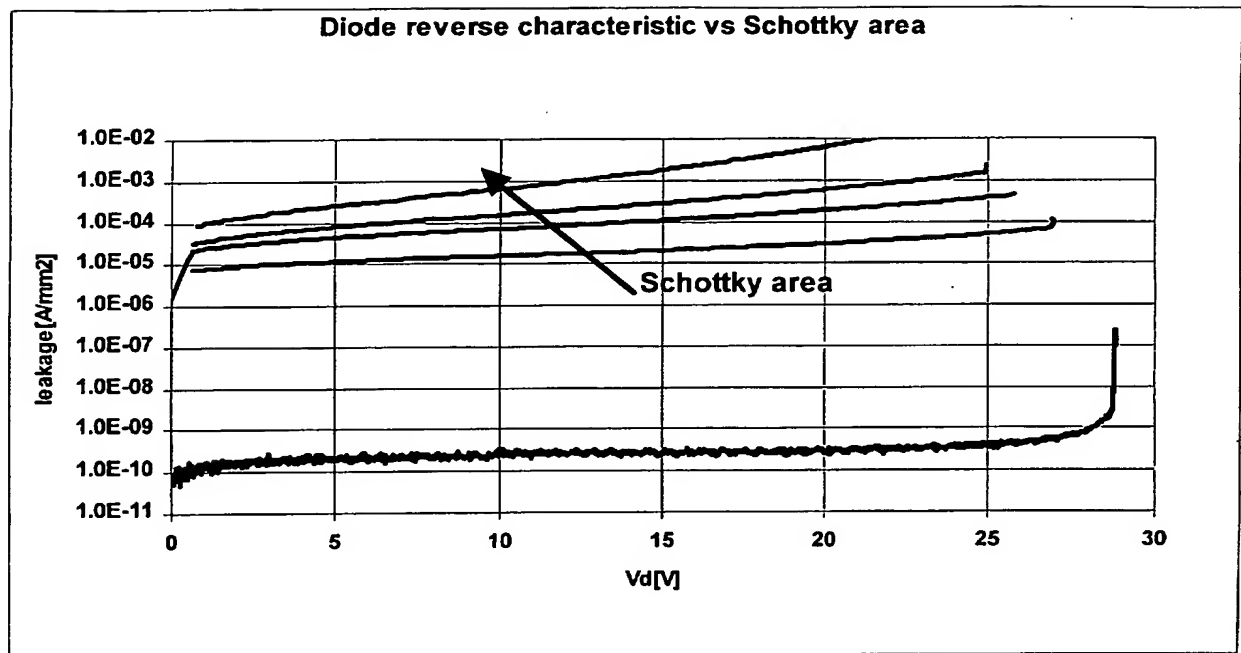
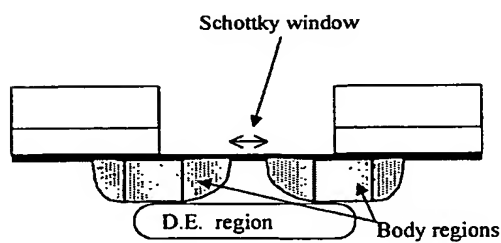


FIG. 19

**FIG. 20****FIG. 21**

**FIG. 22**

D.E. region

FIG. 23**FIG. 24**

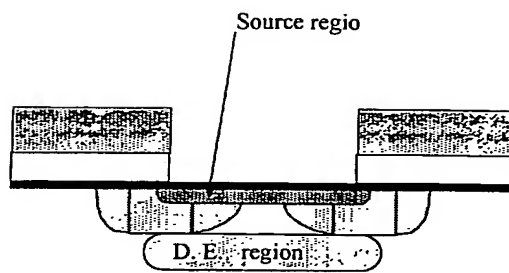


FIG. 25

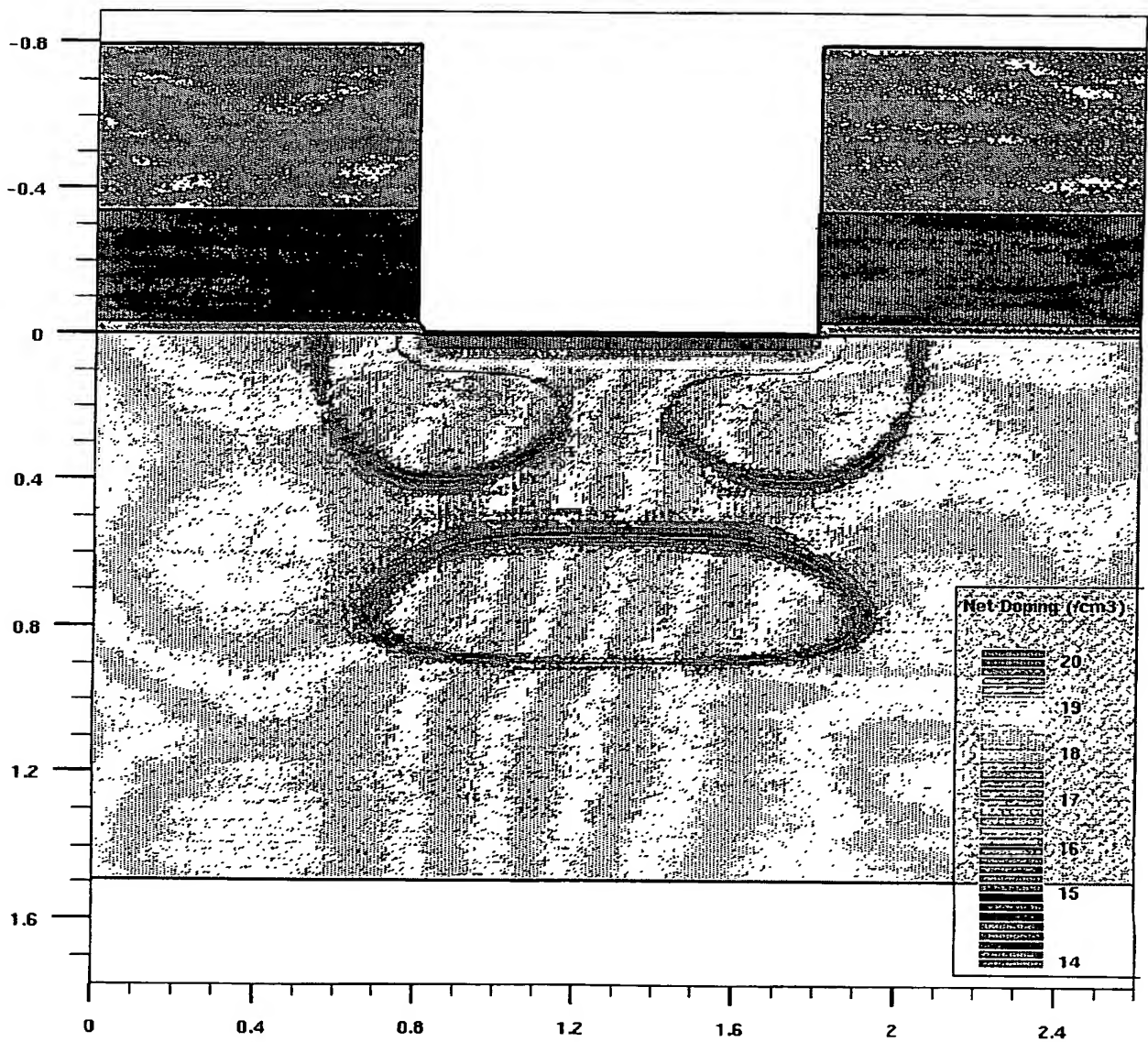


FIG. 26

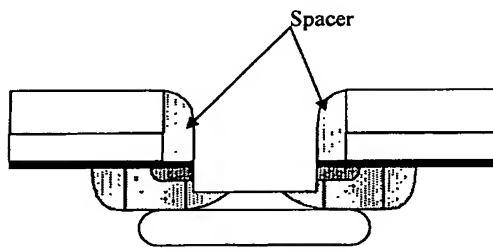


FIG. 27

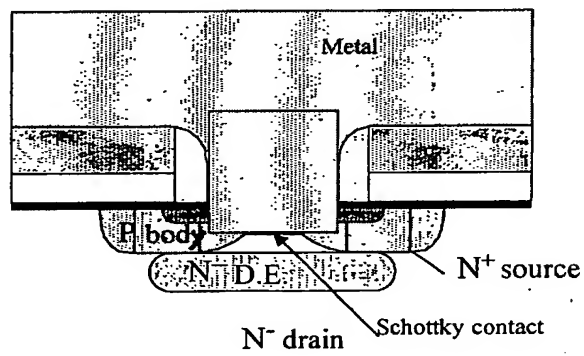


FIG. 28

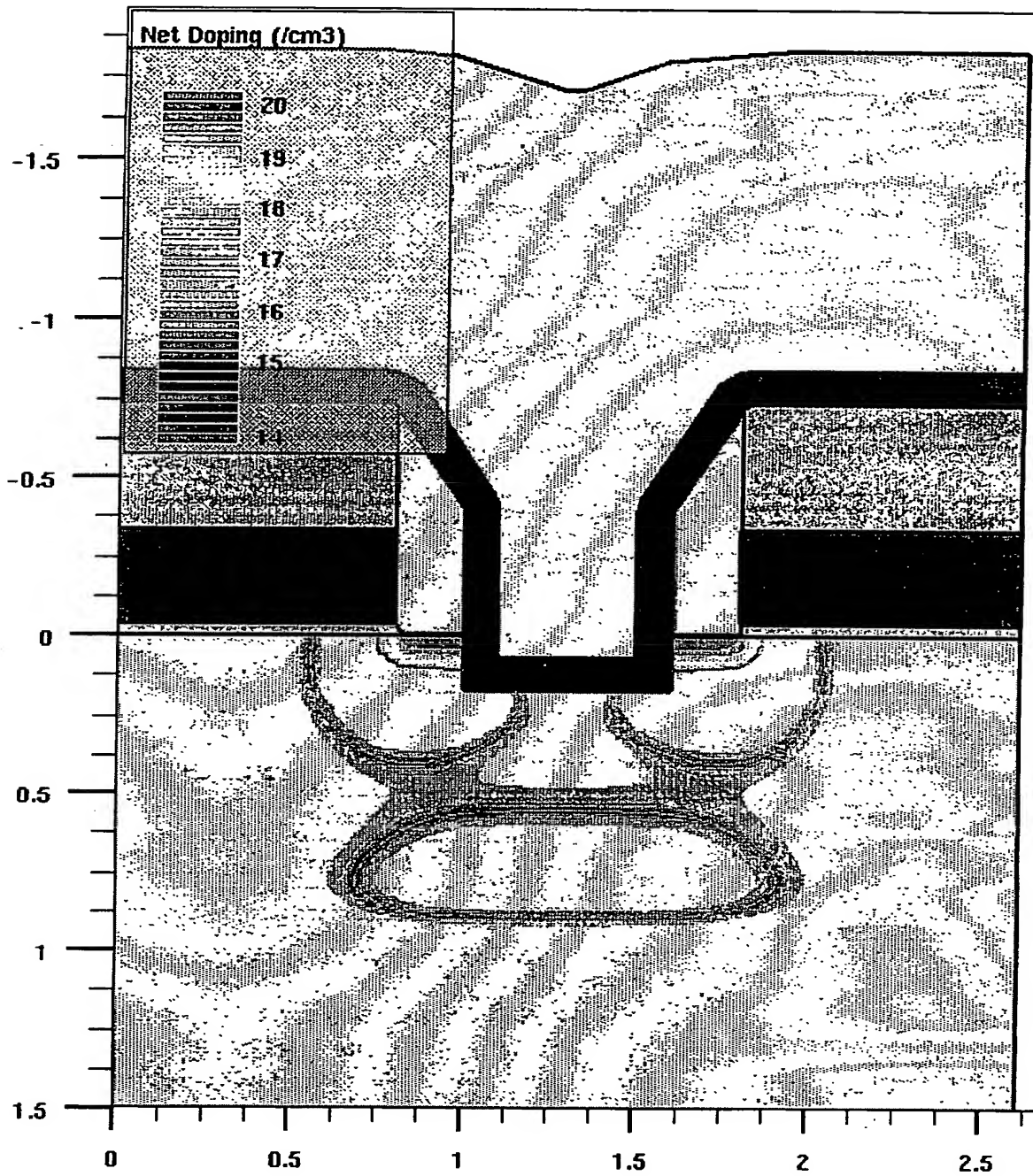
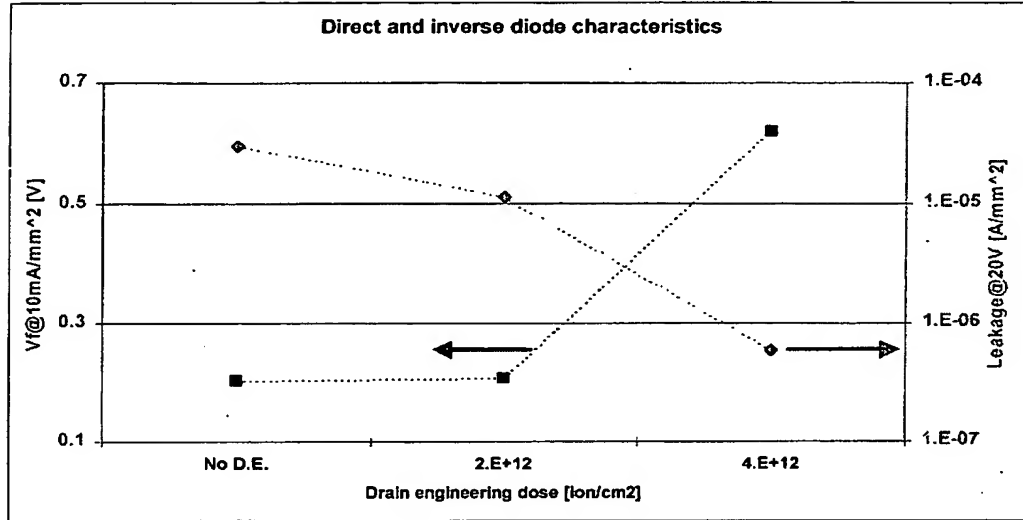


FIG. 29

**FIG. 30**

